대 한 민 국 특 허 청
KOREAN INDUSTRIAL PROPERTY OFFICE

jc518 U.S. PTO
09/212657
12/15/98

#2

별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto is a true copy from the records of the Korean Industrial Property Office.

출 원 번 호 : 1998년 특허출원 제2350호
Application Number

출 원 년 월 일 : 1998년 1월 26일
Date of Application

출 원 인 : 엘지전자주식회사
Applicant(s)

1998 년 8 월 27 일

특 허 청
COMMISSIONER

특허출원서

【출원번호】 98-002350
【출원일자】 1998/01/26
【발명의 국문명칭】 시스템 온 패널형 액정표시장치
【발명의 영문명칭】 System on panel type LCD
【출원인】
【국문명칭】 엘지전자 주식회사
【영문명칭】 LG ELECTRONICS INC.
【대표자】 구자홍
【출원인코드】 11006955
【출원인구분】 국내상법상법인
【우편번호】 150-010
【주소】 서울특별시 영등포구 여의도동 20번지
【국적】 KR
【대리인】
【성명】 양순석
【대리인코드】 H310
【전화번호】 02-569-4653
【우편번호】 135-080
【주소】 서울특별시 강남구 역삼동 822-4 강남제일빌딩 401호
【대리인】
【성명】 한윤근
【대리인코드】 S103
【전화번호】 02-569-4653
【우편번호】 135-080
【주소】 서울특별시 강남구 역삼동 822-4 강남제일빌딩 401호
【발명자】
【국문성명】 문대규
【영문성명】 MOON, DAE GYU
【주민등록번호】 651017-1024614
【우편번호】 430-010
【주소】 경기도 안양시 만안구 안양동 5-15 아트빌라 103호
【국적】 KR
【취지】 특허법 제42조의 규정에 의하여 위와 같이 출원합니다.
대리인 양순석 (인)
대리인 한윤근 (인)
【수신처】 특허청장 귀하
【수수료】
【기본출원료】 16 면 29,000 원
【가산출원료】 0 면 0 원
【우선권주장료】 0 건 0 원
【심사청구료】 0 항 0 원
【합계】 29,000 원

【첨부서류】 1. 요약서, 명세서(및 도면) 각 1통
2. 출원서 부본, 요약서, 명세서(및 도면)을 포함하는 FD부본 1통
3. 위임장(및 동 번역문)

【요약서】

【요약】

본 발명은 시스템 온 패널형 액정표시장치에 관한 것으로, 유리기판과 같은 절연기판에 단결정 실리콘을 형성하는 기술을 이용하여 상기 유리기판에 콘트롤러부 및 CPU 회로부를 형성하게 함으로써, 액정표시장치의 화소부와 구동회로부 및 콘트롤러부 및 CPU 회로부를 하나의 기판에 직접 제작하는 것으로, 화소부와 구동회로부와 콘트롤러부 및 CPU 회로부를 형성하는 SOP형 액정표시장치에 있어서, 상기 콘트롤러부 및 CPU 회로부를 구성하는 소자의 활성층을 단결정 실리콘으로 형성하는 것이 특징이며, 제조공정을 단순화할 수 있고, 제품의 경박단소화가 가능하다.

【대표도】

도 3

【명세서】

【발명의 명칭】

시스템 온 패널형 액정표시장치

【도면의 간단한 설명】

도 1a부터 도 1c는 액정표시장치의 제품경향을 설명하기 위한 도면

도 2는 종래의 기술에 의한 SOP형 액정표시장치의 단면도

도 3은 본 발명에 따른 SOP형 액정표시장치의 실시예

도 4는 도 3에 나타낸 SOP형 액정표시장치의 제 1 기판의 개략도

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

본 발명은 시스템 온 패널(SOP;System On Panel, 이하 SOP라 함)형 액정표시장치에 관한 것으로 특히, 디스플레이 부분을 제외한 구동회로부와 콘트롤러부 및 CPU 회로부에 형성되는 소자의 활성층을 단결정 실리콘으로 구성하는 SOP형 액정표시장치에 관한 것이다.

액정표시장치를 디스플레이로 사용하는 제품에는 액정표시장치 이외에 이를 구동시키기 위한 데이터 및 게이트 구동회로부와, 액정표시장치를 조절하는 콘트롤러부 및 콘트롤러부를 조절하며 연산기능을 가지는 중앙처리장치인 CPU 회로부를 구비한다. 콘트롤러부와 CPU 회로부는 CPU, ROM, RAM, 발진기, 저항등으로 각각 구성되고 있다.

액정표시장치는 스위칭소자와 화소전극이 단위셀을 이루는 다수개의 화소가 배열되어 있는 하판과, 색상을 나타내기 위한 컬러필터 및 공통전극으로 구성된 상판과 이 두 기판 사이에 채워져 있는 액정으로 구성되어 있으며, 두 유리기판의 양쪽면에는 가시광선을 선편광 시켜주는 편광판이 설치되어 있고, 일 측 유리기판에는 광을 공급하는 백라이트가 설치되어 있다.

통상적인 경우 액정표시장치의 기판으로는 그 특성상 광이 투과할 수 있는 투명 절연기판인 유리기판을 사용하고 있다. 유리는 물질 특성상, 비중이 크고 내열성이 약한 성질을 가지고 있어서, 액정표시장치의 제조공정은 기판이 손상되지 않도록 저온에서 실시한다.

도 1a부터 도 1c는 액정표시장치의 제품 경향을 설명하기 위한 도면이다.

도 1a를 참조하면, 종래의 액정표시장치는 유리기판(10) 상에도 증착이 가능한 비정질 실리콘 박막트랜지스터를 액정표시장치의 화소부의 스위칭 소자로 형성한다. 그러나, 액정표시장치의 구동회로부는 빠른 스위칭 작동을 요구하기 때문에 비정질 실리콘 박막트랜지스터로 구성하는 것은 부적합하다. 그래서 실리콘 웨이퍼 상에 별도의 트랜지스터(MOSFET)로 형성된 칩을 별도로 형성하여 액정표시장치의 화소부가 형성된 유리 기판(10)에 부착한다. 구동회로부 이외에 이 구동회로의 동작을 조절하는 콘트롤러부 및 CPU 회로부가 별도로 마련된다.

도 1b를 참조하면, 이 후, 저온에서도 다결정 실리콘을 형성할 수 있는 기술이 개발됨으로써, 유리기판에도 다결정 실리콘 박막트랜지스터를 형성할 수 있게 되었다. 유리기판에 다결정 실리콘을 형성하는 기술은 여러 가지가 제안되었는데, 그

중에서도 레이저 결정화 기술이 일반적으로 알려져 있다. 즉, 유리기판에 저온으로 비정질 실리콘 박막을 증착하고, 레이저 빔으로 스캐닝하여 비정질 실리콘을 결정화하여 다결정 실리콘을 형성하는 기술이다. 이러한 기술의 제안으로 화소부는 물론, 구동회로부도 유리기판(10)에 형성할 수 있게 되어 구동회로부가 내장되는 액정표시장치를 제조할 수 있게 되었다. 그러나 이 경우에도 단결정 실리콘으로 구성되는 콘트롤러부 및 CPU 회로부는 별도의 제조공정에 의하여 마련한다.

도 1c를 참조하면, 최근에는 CPU, RAM, ROM, 발진기등을 각각 구비하는 콘트롤러부 및 CPU 회로부도 액정표시장치가 형성된 유리기판에 구성시키는 액정표시장치의 SOP화하기 위한 개념이 제안되고 있다. 즉, 하나의 유리기판(10)에 영상수단인 액정표시장치의 화소부와, 이의 작동을 조절하는 구동회로부와 콘트롤러부 및 CPU 회로부를 동시에 형성함으로써, 액정표시장치를 디스플레이로 사용하는 제품의 경박단소화가 가능하여 휴대가 용이하다는 장점이 있다.

도 2는 종래의 기술에 의한 SOP형 액정표시장치를 설명하기 위한 도면으로, 일본 특개평 8-313935호의 출원내용을 간략하게 설명하면 다음과 같다.

도면에 보인 바와 같이, 유리기판(1) 상에 화소 어레이의 드레인 및 소스 배선 및 CPU 회로의 Y방향 첩촉배선 패턴으로 된 알미늄층(2)를 스퍼터링에 의하여 형성하고, 소오스 및 드레인 영역으로 된 다결정 실리콘층(3)을 LPCVD로 형성하고, 보론 및 인의 불순물이온을 주입하여 P+층 또는, N+층을 형성하고, P+층 또는, N+층 상에 활성층인 다결정실리콘층(4)를 LPCVD에 의하여 형성하고 열처리를 하여 활성화를 하고, 게이트절연막인 실리콘 산화층(5)을 형성한다. 그 후, 게이트전극의 알미

늄층(6), Y방향 알미늄 배선(7) 및 CPU, RAM, ROM, IC등의 탑재용 패드(8) 및 리드 접착용 패드(9), 저항, 콘덴서, 발진기, 커넥터등의 탑재용 패드(8)를 형성한다. 그 후, 반대편 기판(17)에 ITO층(16)을 개재한 칼라필터(15)를 형성하고, 상기에서 제작된 기판(1)을 합착한 후, 액정(14)을 주입하고, 베어칩(11)이 있는 CPU, RAM, ROM, IC, 저항, 콘덴서, 발진기, 커넥터등을 도전성접착제로 탑재위에 고정시키고, 와이어선(10)에 연결하여 수지(12)로 몰딩한다. 그리고 편광판(13)(18)을 단다.

상술된 종래의 기술에서는 CPU, RAM, ROM, IC, 저항, 콘덴서, 발진기, 커넥터등의 콘트롤러부 및 CPU 회로부를 단결정 실리콘인 웨이퍼에서 별도의 반도체 공정에 의하여 형성한 다음, 액정표시장치의 패널에 부착하는 방법으로 SOP형 액정표시장치를 형성한다. 콘트롤러부 및 CPU 회로부는 단결정 실리콘으로 형성해야 하기 때문에 현재까지의 기술로는 실리콘 웨이퍼 상에 일반적인 반도체 제조공정에 의하여 콘트롤러부 및 CPU 회로부의 각 집적회로칩을 제조하고, 이를 단지 유리기판에 부착하는 기술이다. 따라서, 액정표시장치의 화소부 및 구동회로부의 제작공정과 콘트롤러부 및 CPU 회로부 제작공정을 별도로 실시해야 한다. 또한, 이러한 방법에 의하여 SOP형 액정표시장치를 제조할 경우, 콘트롤러부 및 CPU 회로부가 차지하는 공간을 마련해야 하기 때문에 제품의 경박단소화에 한계가 있다.

【발명이 이루고자 하는 기술적 과제】

본 발명은 단결정 실리콘으로 형성해야 할 콘트롤러부 및 CPU 회로부도 액정표시장치의 화소부와 구동회로부와 함께 동일 기판에 제작되는 SOP형 액정표시장치를 제공하고자 한다.

본 발명은 유리기판과 같은 절연기판에 단결정 실리콘을 형성하는 기술을 이용하여 상기 유리기판에 콘트롤러부 및 CPU 회로부를 형성하게 함으로써, 액정표시장치의 화소부와 구동회로부 및 콘트롤러부 및 CPU 회로부를 하나의 기판에 직접 제작된 SOP형 액정표시장치를 제공하고자 한다.

본 발명은 절연기판에 화소부와 구동회로부와 콘트롤러부 및 CPU 회로부를 형성하는 SOP형 액정표시장치에 있어서, 상기 콘트롤러부 및 CPU 회로부를 구성하는 소자의 활성층을 단결정 실리콘으로 형성하는 SOP형 액정표시장치이다. 이 때, 구동회로부를 구성하는 활성층은 단결정 실리콘 혹은, 다결정 실리콘으로 형성할 수 있고, 화소부를 구성하는 활성층은 단결정 실리콘 혹은, 다결정 실리콘 혹은, 비정질 실리콘으로 형성할 수 있다.

【발명의 구성 및 작용】

본 발명은 단결정 실리콘으로 형성해야 할 콘트롤러부 및 CPU 회로부도 액정표시장치의 화소부와 구동회로부와 함께 동일 기판에 제작된 SOP형 액정표시장치를 제공한다. 즉, 유리기판과 같이 투명한 절연기판에 액정표시장치의 화소부와 구동회로부와 콘트롤러부 및 CPU 회로부를 동시에 제작된 SOP형 액정표시장치를 제공한다.

언급한 바와 같이, CPU, RAM, ROM과 같은 콘트롤러부 및 CPU 회로부는 소자의 특성상 빠른 주파수에도 작동이 가능해야 하기 때문에 단결정 실리콘으로 구성해야 한다. 따라서 종래의 경우에는 단결정 실리콘인 실리콘 웨이퍼에 반도체 제조공정을 통하여 소정의 칩을 형성하고 이것을 액정표시장치의 기판에 부착하는 방식으로 SOP형 액정표시장치를 구성하였다. 이와 같이 종래의 기술에 의한 SOP형 액정표시

장치에서 콘트롤러부 및 CPU 회로부를 별도의 제작공정에 의하여 형성한 이유는 유리기판에 단결정 실리콘을 형성하기가 어렵기 때문이다. 그러나 유리기판에 단결정 실리콘을 형성할 수 있는 기술이 제안될 경우, 이 기술을 이용하여 유리기판에 콘트롤러부 및 CPU 회로부가 내장된 SOP형 액정표시장치를 제작할 수 있다.

유리기판에 단결정 실리콘을 제작하는 기술은 몇가지 기술이 제안되어 있다.

그 중 알려진 것이 SLS(Sequential Lateral Solidification) Si 박막으로, 비정질 실리콘 박막에 레이저를 조사할 때, 레이저 빔의 이동거리를 결정의 측면 성장 길이 보다 짧게 하여 제작함으로써 입자의 크기가 큰 (>10㎛) 실리콘을 유리기판에 형성(MRS Bulletin. vol XXI (March, 1996) pp39~48)한다.

또한, 레이저 빔이 통과하는 슬릿의 형상을 조절하여 결정입자의 위치, 크기 및 모양을 제어할 수 있는데, 이에 의하여 박막트랜지스터의 활성층 영역보다 큰 입자 크기를 가지는 실리콘 입자를 형성하는 것이 가능하게 되어 박막트랜지스터의 활성층 영역을 하나의 결정입자로 형성시킴으로써, 단결정 실리콘으로 구성된 박막트랜지스터를 제조할 수 있다.

또한, 국내특허출원 97-28244호에는 유리기판에 단결정 실리콘을 제작할 수 있는 기술이 소개되어 있다.

따라서 언급한 기술을 이용하여 유리기판에 단결정 실리콘으로 구성해야 할 콘트롤러부 및 CPU 회로부도 내장하는 것이 가능하다.

도 3은 본 발명의 실시예를 설명하기 위한 도면으로, 유리기판에 화소부와 구동회로부 및 콘트롤러부 및 CPU 회로부를 동시에 내장하는 SOP형 액정표시장치의 단면

를 간략하게 나타낸 것이다.

절연기판에 화소부와 구동회로부와 콘트롤러부 및 CPU 회로부가 정의되어 있고, 정의된 각 부분에는 소정의 소자가 형성되어 있다. 즉, 화소부에는 화소셀을 이루는 스위칭소자(33-1)와 화소전극(33-2)등이 형성되어 있고, 구동회로부에는 각 화소를 능동적으로 구동시키기 위한 구동회로를 구성하는 소자(32)등이 형성되어 있고, 콘트롤러부 및 CPU 회로부에는 CPU, RAM, ROM, IC, 저항, 콘덴서, 발진기, 커넥터 등을 구성하는 소자(31)가 형성되어 있다. 도면은 그 일부분을 나타낸 것이다. 이 들 각 소자는 하나의 절연기판인 유리기판(30-1)에 동일한 공정을 함께 진행하여 제작된다. 이 때, 각 소자의 활성층에는 단결정 실리콘 혹은, 다결정 실리콘을 사용하여 형성할 수 있는데, 특히, 콘트롤러부 및 CPU 회로부는 소자의 특성상 단결정 실리콘으로 형성하게 된다. 이 때, 화소부를 구성하는 소자의 활성층은 비정질 실리콘으로 형성할 수 있다. 유리기판에 다결정 실리콘을 형성하는 기술은 이미 알려진 기술이고, 유리기판에 단결정 실리콘을 형성하는 기술은 이미 상술된 바와 같고, 또한, 계속 개발 중이므로 충분히 성취할 수 있는 기술이다. 각 소자를 형성하기 위한 공정은 기존의 액정표시장치의 제조공정 혹은, 반도체 제조공정과 유사하다. 그러나, 동일 기판에 화소부, 구동회로부 및 콘트롤러부 및 CPU 회로부를 동시에 제작하기 위하여 개선된 제조공정을 제안할 수 있다.

그리고, 언급한 각 소자를 덮는 보호막(35)이 형성되어 있는 액정표시장치의 제 1 기판이 제작되어 있다. 그리고 제 1 기판에 대응하여 ITO층(37)과 칼라필터(38)가 형성된 제 2 기판이 제 1 기판에 합착되어 있으며, 합착된 제 1 기판과 제 2 기판

의 사이에는 액정(39)이 주입되어 있고, 두 기판의 외면에는 편광판(33-1)(33-2)이 설치되어 있다.

상술한 실시예는 본 발명의 다양한 구현 실시예 중 그 하나만을 예를 들어 나타낸 것이다. 따라서, 본 발명은 다양한 구조를 가지는 박막트랜지스터를 각 부분의 소자로 형성할 수 있으며, 액정표시장치의 중첩된 구조나 물질 또한, 다양하게 하여 적용할 수 있다.

상술된 SOP형 액정표시장치의 제 1 기판은 도 4에 보인 바와 같이, 하나의 절연기판(400)에 화소부와 구동회로부와 콘트롤러부 및 CPU 회로부가 형성되어 있는 상태를 보여준다. 본 발명에 의하여 콘트롤러부 및 CPU 회로부에 형성되는 소자의 활성층은 단결정 실리콘으로 구성하고, 구동회로부에 형성되는 소자의 활성층은 단결정 실리콘 혹은, 다결정 실리콘으로 구성하고, 화소부에 형성되는 소자의 활성층은 단결정 실리콘 혹은, 다결정 실리콘 혹은, 비정질 실리콘으로 구성할 수 있다. 즉, 구동회로부와 화소부의 활성층을 단결정 실리콘 이외에 마이크로 결정 실리콘과 같은 단결정 실리콘이 아닌 실리콘으로 형성할 수 있다. 이 때, 언급한 바에 의하면, 구동회로부와 화소부에 형성되는 소자의 활성층을 단결정 실리콘으로 구성하여 콘트롤러부 및 CPU 회로부와 동일하게 제조할 수 있다.

【발명의 효과】

본 발명은 화소부와 구동회로부와 콘트롤러부 및 CPU 회로부를 동일기판에 동시에 제조함으로써, 종래의 기술에 비하여 제조공정을 단순화할 수 있고, 생산성을 향상시킬 수 있고, 기판에 콘트롤러부 및 CPU 회로부가 차지하는 공간의 마진을 줄일

수 있어서, 제품의 경박단소화가 가능하다.

【특허청구범위】

【청구항 1】

절연기판에 화소부와 구동회로부와 콘트롤러부 및 CPU 회로부를 형성하는 SOP형 액정표시장치에 있어서,

상기 콘트롤러부 및 CPU 회로부를 구성하는 소자의 활성층을 단결정 실리콘으로 형성하는 SOP형 액정표시장치.

【청구항 2】

청구항 1에 있어서,

상기 구동회로부를 구성하는 소자의 활성층을 단결정 실리콘으로 형성하는 것을 특징으로 하는 액정표시장치.

【청구항 3】

청구항 2에 있어서,

상기 화소부를 구성하는 소자의 활성층을 단결정 실리콘으로 형성하는 것을 특징으로 하는 액정표시장치.

【청구항 4】

청구항 1에 있어서,

상기 구동회로부를 구성하는 소자의 활성층을 다결정 실리콘으로 형성하는 것을 특징으로 하는 액정표시장치.

【청구항 5】

청구항 4에 있어서,

상기 화소부를 구성하는 소자의 활성층을 다결정 실리콘으로 형성하는 것을 특징으로 하는 액정표시장치.

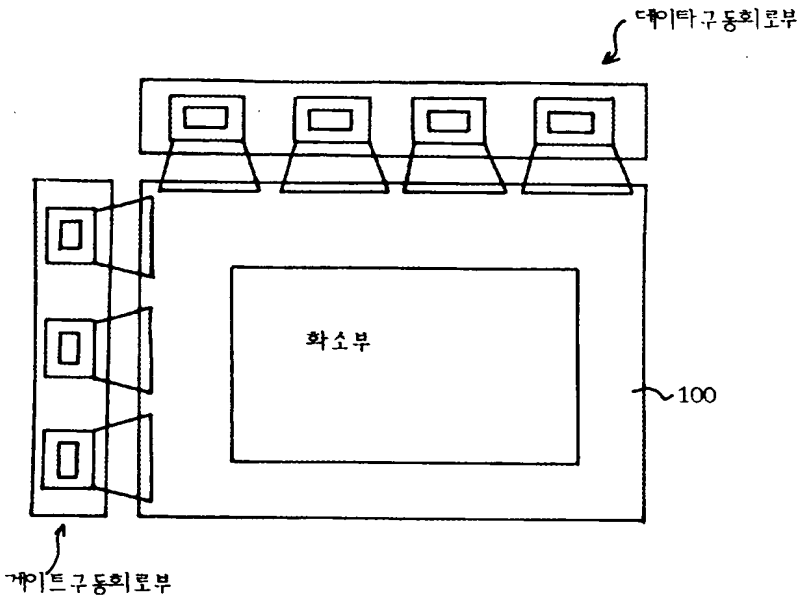
【청구항 6】

청구항 4에 있어서,

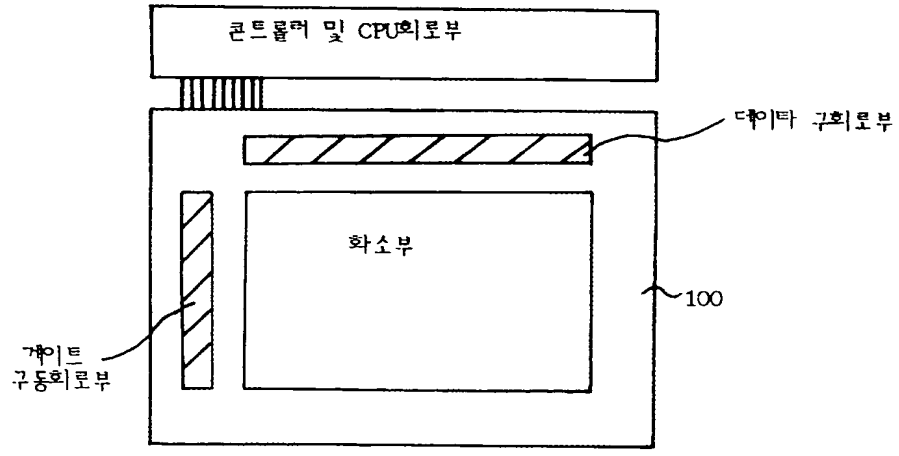
상기 화소부를 구성하는 소자의 활성층을 비정질 실리콘으로 형성하는 것을 특징으로 하는 액정표시장치.

【도면】

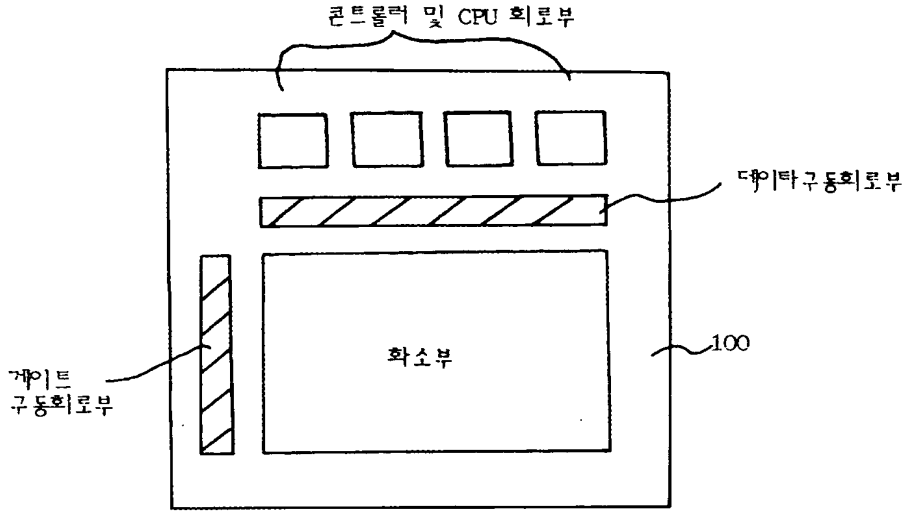
【도 1a】



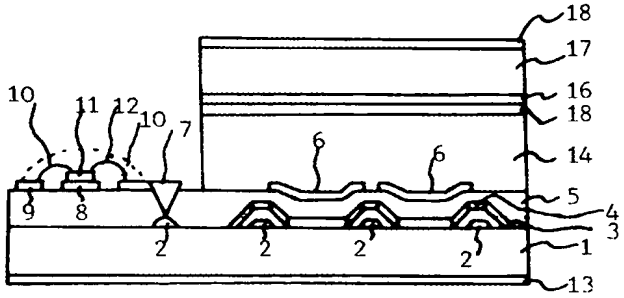
【도 1b】



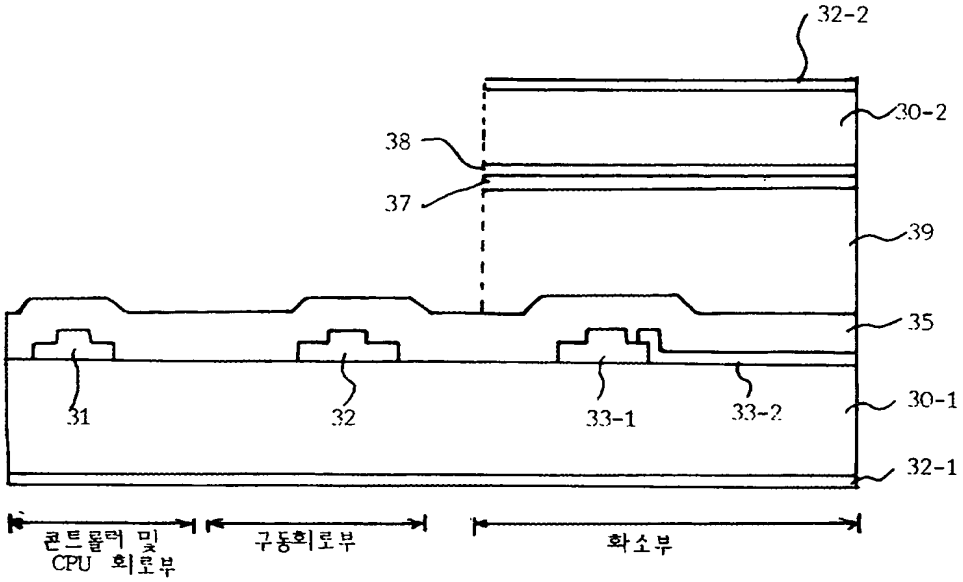
【도 1c】


콘트롤러 및 CPU 회로부
데이타구동회로부
화소부
100
게이트
구동회로부

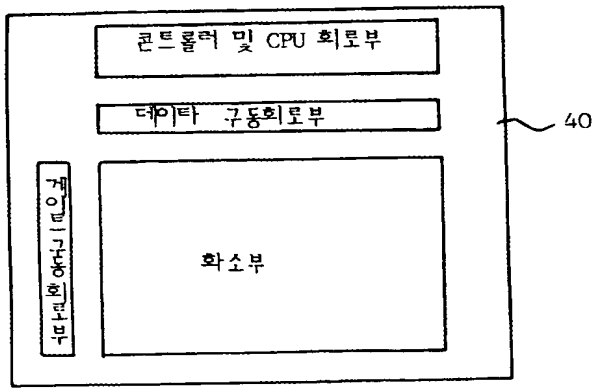
【도 2】


18
17
16
18
14
5
4
3
1
13
10
11
12
10
7
9
8
6
6
2
2
2
2

【도 3】


32-2
30-2
38
37
39
35
31
32
33-1
33-2
30-1
32-1
콘트롤러 및
CPU 회로부
구동회로부
화소부

【도 4】


콘트롤러 및 CPU 회로부
데이타 구동회로부
40
게이트 구동회로부
화소부